

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 6月25日

出 願 番 号

Application Number:

特願2001-190591

出 願 人

Applicant(s):

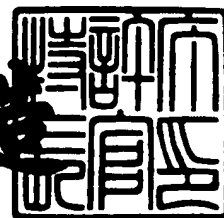
株式会社日立製作所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 9月17日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 D01001081A

【あて先】 特許庁長官殿

【国際特許分類】 H04N 9/28

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所デジタルメディア開発本部内

【氏名】 吉澤 和彦

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所デジタルメディア開発本部内

【氏名】 渡辺 敏光

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
画像情報システム内

【氏名】 松見 邦典

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 投射型テレビジョン画像表示装置

【特許請求の範囲】

【請求項 1】

映像信号の一水平走査期間中に配置された複数の補正点に対応するコンバーゼンスの補正データを記憶し、該補正データを用いてコンバーゼンス補正を行うように構成された投射型テレビジョン受像機において、

前記水平走査期間の表示範囲の端部近傍に配置された補正点同士の間隔が、前記表示範囲の中央部に配置された補正点同士の間隔よりも狭いことを特徴とする投射型テレビジョン受像機。

【請求項 2】

前記補正点は、少なくとも前記表示範囲を含む期間に位置し、その補正データが外部から設定可能な調整点と、少なくとも前記表示範囲に隣接するブランキング期間に位置し、その補正データが該調整点の補正データにより演算される補間点とを有し、前記調整点同士の間隔が、前記表示範囲中央部よりも、前記ブランキング期間に隣接する端部近傍の方が狭いことを特徴とする請求項 1 に記載の投射型テレビジョン受像機。

【請求項 3】

前記補正データを記憶するメモリと、該メモリから補正データを電子ビームの走査に応じて読み出すための制御回路と、該制御回路によって読み出された補正データをアナログ信号に変換する D/A 変換器と、D/A 変換器の出力信号を平滑化するローパスフィルタと、該ローパスフィルタの出力信号からコンバーゼンス補正波形を得るための電流アンプと、該電流アンプからの出力電流が供給され、該出力電流に基づき電子ビームの走査を制御してコンバーゼンス補正を行うコンバーゼンスヨークとを更に備えることを特徴とする請求項 1 に記載の投射型テレビジョン受像機。

【請求項 4】

コンバーゼンス補正のための基準となる複数の補正点を画面水平方向に複数配置し、該補正点に対応する補正データを用いてコンバーゼンス補正を行うように

したコンバーゼンス補正装置を有する投射型テレビジョン受像機において、

前記補正点の間隔が、前記画面中央部よりも画面端部近傍のほうが密であることを特徴とする投射型テレビジョン受像機。

【請求項 5】

コンバーゼンス補正回路を備えた投射型テレビジョン受像機において、

前記コンバーゼンス補正回路は、一水平走査期間中の表示範囲に配置された第 1 の調整点、該表示範囲に隣接するブランキング期間に配置された補間点、及び前記第 1 の調整点と前記補間点との間に配置された第 2 の調整点のそれぞれに対応する補正データとを記憶するメモリを備え、

前記第 1 の調整点と前記第 2 の調整点との間隔が、少なくとも前記第 1 の調整点同士の間隔よりも狭く、

前記第 1 の調整点に対応する補正データ、及び前記第 2 の調整点に対応する補正データが外部から設定され、かつ前記補間点に対応する補正データが、前記第 1 の調整点に対応する補正データ、及び／または前記第 2 の調整点に対応する補正データを用いて演算され、

前記メモリに記憶された補正データを用いてコンバーゼンス補正のための補正電流を作成してコンバーゼンス補正を行うことを特徴とする投射型テレビジョン受像機。

【請求項 6】

請求項 5 に記載の投射型テレビジョン受像機において、更に、電子ビームの走査に応じて補正データを前記メモリから読み出すための制御回路と、該制御回路により読み出された補正データをアナログ信号に変換する D/A 変換器と、該 D/A 変換器から出力されたアナログ信号を平滑化するローパスフィルタと、該ローパスフィルタから出力されたアナログ波形から前記補正電流を作成する電流アンプと、該電流アンプからの補正電流に基づき電子ビームの走査を制御してコンバーゼンス補正を行うコンバーゼンスヨークと、を有することを特徴とする投射型テレビジョン受像機。

【請求項 7】

前記第 1 の調整点及び前記補間点は、各々一水平走査期間を n (但し、 n は任

意の整数)等分した位置に配置されることを特徴とする請求項5に記載の投射型テレビジョン受像機。

【請求項8】

前記メモリは、前記第1の調整点に対応する補正データと前記補間点に対応する補正データとを、映像信号の水平走査期間内での位置関係を保つように記憶する第1の記憶エリアと、前記第2の調整点に対応する補正データを記憶する第2の記憶エリアとを有することを特徴とする請求項7に記載の投射型テレビジョン受像機。

【請求項9】

前記第2の調整点を含む期間の補正データに対応するアナログ信号を平滑化する場合と、その期間以外の補正データに対応するアナログ信号を平滑化する場合とで、前記ローパスフィルタのフィルタ係数を切り替えるようにしたことを特徴とする請求項5に記載の投射型テレビジョン受像機。

【請求項10】

前記第2の調整点を含む期間の補正データに対応するアナログ信号を平滑化する場合のフィルタ係数が、その期間以外の補正データに対応するアナログ信号を平滑化する場合のフィルタ係数よりも小さいことを特徴とする請求項9に記載の投射型テレビジョン受像機。

【請求項11】

前記コンバーゼンス補正回路は、更に、コンバーゼンスの補正データを演算生成する演算回路を有し、前記第1の調整点同士が隣接する期間及び前記補間点同士が隣接する期間において、前記演算回路における演算結果をコンバーゼンス補正データとして追加出力することにより、前記第2の調整点近傍とその他の部分とで補正データの出力密度をほぼ一定とするようにしたことを特徴とする請求項5または6に記載の投射型テレビジョン受像機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、メモリに記憶されたコンバーゼンス補正のためのデジタルデータ(

補正データ)を用いてコンバーゼンス補正を行うデジタルコンバーゼンス補正回路を備えた投射型テレビジョン受像機に係り、特に、画面周辺部でのコンバーゼンス補正の精度を向上せしめた投射型テレビジョン受像機に関する。

【 0 0 0 2 】

【従来の技術】

画面周辺部におけるコンバーゼンス補正の精度向上に関する従来技術として、例えば特開昭 6 0 - 1 8 5 4 8 2 号公報に記載のものが知られている。これは、画面内(一水平走査期間における表示範囲)、及び画面外(表示範囲に隣接するブランキング期間)の各々に配置した補正点に対応する補正データをメモリに記憶し、この補正データをアナログ量に変換しローパスフィルタ(L P F)を通してコンバーゼンスの補正波形を作成するものにおいて、縦線の間隔が画面中央部よりも画面周辺部(左右両端)の方が密となるクロスハッチパターンを画面上に表示し、この左右両端に表示された縦線を見ながら手動修正されたコンバーゼンスの補正データを用いて、画面外の補正点に対応する補正データを外挿演算するものである。

【 0 0 0 3 】

【発明が解決しようとする課題】

上記従来技術は、画面の左右両端部にクロスハッチパターンの縦線を1本ずつ追加し、これを基準にして画面左右両端部のコンバーゼンス補正を行うので、画面左右両端部におけるコンバーゼンス補正が容易になる。しかしながら、上記従来技術は、画面(表示範囲)の端部近傍に補正点を追加することについては考慮されていないため、画面外の補正点に対応する補正データとそれに隣接する画面内の補正点に対応する補正データとの差が大きいと、L P Fを通して得られた補正波形が所望のものとならない(すなわち、ある補正点に対応する補正波形のレベルが、当該補正点の補正データと一致しない)場合がある。例えば、表示範囲の開始位置近傍における補正波形が、画面外の補正データの影響によって、その位置近傍の補正データよりも小さくなり、その部分についてのコンバーゼンス補正の精度が低下する問題が生じる。

【 0 0 0 4 】

画面周辺部におけるコンバーゼンス補正の精度の低下は、ハイビジョン放送などの高精細映像信号についてコンバーゼンス補正を行う場合に顕著である。これを図9及び10を用いて次に説明する。

【0005】

一般的に、NTSC方式の映像信号に対応するデジタルコンバーゼンス補正回路は、図9に示すように、一水平走査期間に配置する補正点の総数 $n=16$ 、表示範囲(有効表示範囲の90%)内の補正点の数 $m(m<n$ の整数) $=13$ 程度に設定されている。一方、ハイビジョン放送等の高精細映像信号は、NTSC方式の映像信号と比べてブランキング期間が短く(すなわち有効表示範囲が広く)なっている。このため、補正点の数をNTSC方式のものと同様に $n=16$ 、 $m=13$ とした場合、図10に示すように、表示画面左右端部の期間1001が手動調整によるコンバーゼンス補正データ設定可能範囲から大きく外れてしまう。よって、画面周辺部近傍でコンバーゼンス補正の精度が低下するおそれがある。

【0006】

画面周辺部近傍におけるコンバーゼンス補正の精度を向上させるためには、 n 及び m の値を例えば2倍($n=32$ 、 $m=27$)にすることにより、表示範囲とブランキング期間との境界近傍における補正点の数を増加させることが考えられる。しかしながら、 n の数を2倍にすると、手動調整時の手間や必要な回路規模、またメモリの容量が大きく増加することになり、好ましくない。

【0007】

本発明は、上記の問題点に鑑みて為されたものであり、その目的は、補正点の数を大幅に増加させることなく、画面左右端部におけるコンバーゼンス補正の精度を向上せしめた投射型テレビジョン受像機を提供することにある。

【0008】

【課題を解決するための手段】

上記目的を達成するための、本発明に係る投射型テレビジョン受像機は、水平走査期間の表示範囲端部近傍における補正点同士の間隔が、表示範囲の中央部における補正点同士の間隔よりも狭くなるようにしたことを特徴とするものである。すなわち、本発明は、水平走査期間を n 等分した各点に補正点を配置したもの

において、水平走査周期の表示範囲に配置された補正点と、その表示範囲に隣接するブランキング期間に配置された補正点との間に、更に新たな補正点を追加することにより、表示範囲とブランキング期間との境界近傍(すなわち画面左右端部近傍)における補正点同士の間隔を、他の部分よりも密にしたものである。

【 0 0 0 9 】

また、本発明では、上記表示期間に配置される補正点及び上記新たに追加された補正点を、その補正データが外部から調整可能(手動調整により任意に設定可能)である調整点とし、ブランキング期間に配置される補正点を、その補正データが調整点の補正データにより外挿演算される補間点としている。

【 0 0 1 0 】

そしてこのような構成によれば、画面左右端部近傍における補正点の数(密度)を局所的に大きくしているため、一水平走査期間における補正点の総数(n)を例えば2倍にするなど大幅に増加させることなく、画面左右端部近傍に対応するコンバーゼンスの補正波形を良好なものにすることができる。よって本発明によれば、手動調整時の手間や必要な回路規模、またメモリの容量が大きく増加させることなく、画面左右端部におけるコンバーゼンス補正の精度を向上させることが可能となる。

【 0 0 1 1 】

【発明の実施の形態】

以下、図面を用いて本発明の好ましい実施の形態について説明する。図1は、本発明に係る投射型テレビジョン受像機に用いられる、デジタルコンバーゼンス補正回路の一実施形態を示すブロック図である。水平同期信号入力端子101に入力された水平同期信号、及び垂直同期信号入力端子102に入力された垂直同期信号は、メインカウンタ111に供給される。メインカウンタ111は、水平同期信号及び垂直同期信号でリセットされ、少なくとも1垂直走査期間分のカウントアップ動作が可能に為されている。またメインカウンタ111は、図示しないクロック発生器から出力された、水平同期信号よりもその周期が短いクロック信号を入力し、このクロック信号を一水平走査周期(水平同期信号の1周期)毎にカウントする。メインカウンタ111からの出力信号であるカウント値は、アド

レス制御回路 1 1 2 に供給され、補正データメモリ 1 1 3 に記憶された補正データを読み出すための、メモリアクセス用のアドレス信号に変換される。

【 0 0 1 2 】

補正データメモリ 1 1 3 は、一水平走査周期内に所定の間隔(本発明では、その間隔が一定ではない)で配置した複数の補正点に各々対応するコンバーゼンスの補正データを、R、G、B の 3 原色信号毎に記憶している。この補正データメモリ 1 1 3 に記憶された補正データは、上記アドレス制御回路 1 1 2 によって、電子ビームの走査に従って順次読み出される。補正データメモリ 1 1 3 から読み出された R、G、B の各原色信号に対応した補正データは、それぞれ D/A 変換器 1 2 1、1 2 2、1 2 3 に供給され、アナログ信号に変換される。D/A 変換器 1 2 1、1 2 2、1 2 3 から出力された R、G、B の各アナログ信号は、ローパスフィルタと増幅器の両方の機能を併せ持つ LPF/AMP 回路 1 3 1、1 3 2、1 3 3 に供給される。

【 0 0 1 3 】

LPF/AMP 回路 1 3 1、1 3 2、1 3 3 は、まず D/A 変換器 1 2 1、1 2 2、1 2 3 からのアナログ信号をローパスフィルタの機能により平滑化してコンバーゼンス補正波形を作成する。次に増幅機能によりその補正波形を増幅して、R、G、B の各原色信号に対応する映像を表示する CRT 1 4 1、1 4 2、1 4 3 のネック部に設けられた、コンバーゼンスヨーク(CY) 1 5 1、1 5 2、1 5 3 を駆動するための CY 電流を生成する。コンバーゼンスヨーク(CY) 1 5 1、1 5 2、1 5 3 は、それぞれ R、G、B の各原色信号に対応して設けられており、図示しない偏向ヨークによって行われる R、G、B の各電子ビームの走査を局所的に制御(調整)してコンバーゼンス補正を行うための補正磁界を、CRT 1 4 1、1 4 2、1 4 3 内に発生する。これにより、R、G、B の各原色信号について、独立してコンバーゼンス補正が行われる。

【 0 0 1 4 】

本実施形態は、一水平走査期間における補正点の配置の形態を特徴としているものである。すなわち、従来では、一水平走査周期を n 等分した各点に補正点を配置しているが、本実施形態では、一水平走査期間内の表示範囲の端部近傍(表

示範囲とブランキング期間との境界近傍)に配置された補正点同士の間隔を、表示範囲の中央部に配置された補正点同士の間隔よりも狭くしている。この詳細につき、図2および3を用いて以下に説明する。尚、以下においては、水平走査周波数 $f_H = 33.75 \text{ kHz}$ 、垂直走査周波数 $f_V = 60 \text{ Hz}$ の高精細映像信号に対してコンバーゼンス補正処理を行う場合を例にして説明する。

【0015】

図2は、本発明に用いられる、コンバーゼンス補正の基準となる補正点の配置形態の一例を示したものである。上記高精細映像信号に対して本発明のデジタルコンバーゼンス補正回路を適用する場合、本実施形態では、図2に示すように、映像信号の一水平走査期間を16等分した16点(すなわち $n = 16$)に各々補正点を配置し、そのうちの13点(すなわち $m = 13$ 。図中の1~13に対応)は表示期間(映像表示領域)に配置し、また残りの3点(図中の0、14、15に対応)は、その表示期間に隣接するブランキング期間に配置している。更に、上記表示期間に配置された補正点とブランキング期間に配置された補正点との間の期間において、新たな補正点(図中のA、Bに対応)を追加している。表示期間及びその端部近傍に配置された補正点(図中1~13、A及びBの点)は、その対応する補正データが、手動コンバーゼンス調整時において外部から任意に調整可能であるため調整点と呼び、更に、図中1~13の補正点を第1の調整点、図中A及びBの点を第2の調整点と呼ぶ。また、ブランキング期間に配置された補正点(図中0、14及び15の点)は、その対応する補正データが、上記第1及び/または第2の調整点に対応する補正データから外挿演算される(外部から任意に調整不可)ので、補間点と呼ぶ。また、上記第2の調整点は、上記第1の調整点と上記補間点とが隣接する期間の中間位置(上記第1の調整点と上記補間点とを1:1に内分する位置)に配置されている。このように、本実施形態では、第2の調整点を新たに表示期間端部近傍に新たに追加することで、第2の調整点とそれに隣接する第1の調整点、及び第2の調整点とそれに隣接する補間点との間隔が、表示期間中央部における第1の調整点同士の間隔よりも狭く(密に)している。

【0016】

$f_H = 33.75 \text{ kHz}$ 、 $f_V = 60 \text{ Hz}$ の高精細映像信号では、一水平走査

期間は29.63 μ s、有効表示期間は25.86 μ sである。また一般的に用いられる投射型テレビジョン受像機としては、上記有効表示期間の少なくとも90%程度は画面に表示可能であることが要求される。従って、少なくとも上記有効表示期間の90%にあたる23.27 μ sの期間は任意に値を設定可能な調整点でカバーしておく必要がある。本実施形態のデジタルコンバーゼンス補正回路では、第2の調整点A及びBを表示期間の左右端部近傍に追加する(本実施形態では、第2の調整点A及びBは表示期間のエッジ部分の若干外側に配置している)ことにより、上記23.27 μ sの全ての期間における補正データを、外部から任意に値を設定可能な調整点としてカバーすることを可能としている。このように、本実施形態では、表示期間の中央部に比べ表示期間端部近傍に補正点の数(密度)を大きくしているため、当該端部近傍における補正波形の形状をより精密に形成することが可能となる。よって、従来コンバーゼンスずれを生じていた図中201の範囲においてもコンバーゼンスずれを解消することが可能となり、画面周辺部におけるコンバーゼンスの補正精度を向上させることができる。しかも、手動調整により値を設定する調整点の数は従来の13点に対し、本発明のデジタルコンバーゼンス補正回路では15点と、2点増加したのみであるため、手動調整時の手間も殆ど増加しない。尚、図2は、第2の調整点A及びBを表示範囲外に配置した例を示しているが、勿論、表示範囲内に配置しても構わない。その場合には、表示範囲のエッジと第2の調整点との間隔があまり大きくなならないようにすることが好ましい。

【0017】

上記第1の調整点と上記補間点及び上記第2の調整点の、合計18点分のコンバーゼンス補正データは、予め補正データメモリ113内に用意しておく。図3に補正データメモリ113内のメモリマップ(1水平走査期間分)に関する第1の具体例を示す。図3のメモリマップでは、水平走査期間内における上記第1の調整点と上記補間点及び上記第2の調整点の位置関係を保ったまま補正データメモリ113内に補正データを記憶している。すなわち、第1の調整点1～13の、互いに隣接する調整点同士のアドレス値の差よりも、第1の調整点1と第2の調整点Bとのアドレス値の差(第1の調整点13と第2の調整点Bとのアドレス

値の差)、及び第2の調整点Bと補間点0同士のアドレス値の差(第2の調整点Bと補間点14とのアドレス値の差)を小さくしている。このようにすれば、アドレス制御回路112における補正データメモリ113のアクセス用アドレス信号の生成を容易に行うことができる。すなわち、入力端子101及び102から入力した水平同期信号及び垂直同期信号によりメインカウンタ111の動作をリセットし、順次カウントアップされる上記メインカウンタ111の出力をそのままメモリアクセス用のアドレス信号として用いればよい。ただし、この場合、図3に示した通り、従来と比較して倍量のメモリ容量が必要であり、更にメモリ内に未使用領域、即ち無駄な領域を生じてしまう。

【0018】

補正データメモリ113内のメモリマップ(一水平走査期間分)に関する第2の具体例を図4に示す。図4のメモリマップでは、水平走査期間内における上記第1の調整点と上記補間点のみ、水平走査期間内における位置関係を保ったまま、補正データメモリ113上の第1の記憶エリア(図中のアドレス00h~0Fhの部分)にコンバーゼンス補正データを記憶しておき、上記第2の調整点のコンバーゼンス補正データは第2の記憶エリア(図中のアドレス10h~11hの部分)に記憶領域を確保するようにする。このようなメモリマップとすることで、メモリ容量は必要最小限とする事が可能であり、従来と比較してもその増加量はわずかである。ただし、この場合にはアドレス制御回路112において図4に示したメモリマップに適應したアドレス信号の生成が必要となる。例えば、水平方向の電子ビームの走査が画面左端(表示開始位置)に差し掛かった時、アドレス10hに飛び、その直後にアドレス01hに飛んでアドレス0Dhまで順次読み出し、電子ビームの走査が画面右端(表示終了位置)に到達したら、アドレス11hにアクセスするようなアドレス信号を生成すればよい。その詳細を、図5を用いて以下に説明する。

【0019】

図5は、アドレス制御回路112におけるメモリアクセス用のアドレス信号生成処理の一例を示すもので、補正データメモリ113のメモリマップが図4に示したような形態である場合に適用される。メインカウンタ111は、入力水平同

期信号よりも短い周期のクロック信号のパルスを、一水平走査周期に渡って計数して501に示すようなカウント信号をアドレス制御回路112へ出力する。そしてアドレス制御回路112は、メインカウンタ111から出力されるカウント信号501を、502に示すようなメモリアクセス用のアドレス信号に変換して出力する。図5に示されたアドレス制御回路112におけるアドレス生成処理では、例えば、メインカウンタ111からの出力信号の『01h』及び『1Bh』をアドレス制御回路112が検出した場合にはアドレス『10h』及び『11h』を出力するようにし、上記以外の場合にはメインカウンタ111の出力信号の最下位bit以外をメモリアクセス用のアドレス信号としてそのまま使用すればよい。

【0020】

上記の処理によって補正データメモリ113から読み出されたR信号用、G信号用、B信号用のコンバーゼンス補正データは、D/A変換器121、122、123においてそれぞれアナログ信号に変換される。そのアナログ信号は、LPF/AMP131、132、133においてそれぞれコンバーゼンス補正信号の平滑化処理及びCY電流波形への変換処理が施され、CRT141、142、143のネック部に搭載されているCY151、152、153を駆動する。このような動作により、コンバーゼンス補正が実行される。

【0021】

以上説明したように、本発明のデジタルコンバーゼンス補正回路を用いることにより、従来画面左右端部にてコンバーゼンスずれを生じていたような、高精細映像信号等の帰線期間の短い映像信号に対しても表示画面左右端部におけるコンバーゼンスずれを少なくすることが可能である。また、それをデジタルメモリの容量の増加、及びコンバーゼンス補正データ調整時における手間の増加を極力抑えて実現できる。

【0022】

次に、本発明に係る投射型テレビジョン受像機に用いられる、デジタルコンバーゼンス補正回路の第2の実施形態について、図6及び図7を用いて説明する。この第2の実施形態では、 $f_H = 33.75 \text{ kHz}$ 、 $f_V = 60 \text{ Hz}$ の高精細映

像信号に対してコンバーゼンス補正処理を行う場合であって、上記有効表示期間の少なくとも95%程度を画面に表示する必要がある場合について説明する。本実施形態でも、上記第1の実施例と同様に、映像信号の1水平走査期間を16等分した16点($n=16$)のうち、13点($m=13$)を外部から任意に値を設定可能な第1の調整点(図中の1~13)、残り3点を、その補正データが外挿演算により定められる(外部より設定不可の)補間点(図中の0、14、15)として設定する。この第2の実施形態で上記第1の実施形態と異なるところは、第2の調整点(図中のA、B)の配置位置である。本実施形態では、図6に示すように、第2の調整点(図中のA、B)の位置を上記第1の調整点と上記補間点とが隣接する期間を3:1に内分する位置に設定する。このように第2の調整点の位置を設定することにより、本実施形態のように、 $f_H=33.75\text{ kHz}$ 、 $f_V=60\text{ Hz}$ の高精細映像信号であって、その有効表示期間の少なくとも95%程度を画面に表示する必要がある場合についても、その24.56 μs の期間を、任意に値を設定可能な調整点でカバーすることが可能となる。

【0023】

この第2の実施形態においても、補正データメモリ113のメモリマップとして、図4に示したものを適用することができる。この場合における、メモリアクセス用のアドレス信号生成の具体例について、図7を用いて説明する。メインカウンタ111は、入力水平同期信号よりも周期が短いクロック信号のパルスを、一水平走査周期に渡って計数し、例えば図7の701に示すように『0h』から『3Fh』までのカウントアップ動作を行うように設定しておく。そして、アドレス制御回路112におけるアドレス信号生成処理では、例えば図7の702に示すように、メインカウンタ111からの出力信号の『01h』及び『37h』を検出した場合にアドレス『10h』及び『11h』を出力するようにする。それ以外の場合には、メインカウンタ111の出力信号の下位2bit以外を補正データメモリ113アクセス用アドレスとしてそのまま使用すればよい。本実施形態においても、第1の実施形態と同様の効果を得る事が可能である。

【0024】

上記第1及び第2の実施形態では、第2の調整点の位置を、第1の調整点と補

間点とが隣接する期間を1:1に内分する位置（即ち中間位置）及び3:1に内分する位置に設定しているが、上記はあくまでも1例である。メインカウンタ111のカウンタアップ動作の設定及びアドレス制御回路112におけるアドレス生成処理を対応させることにより、第1の調整点と補間点とが隣接する期間内の任意の位置に、上記第2の調整点を設定可能なことは言うまでも無い。ただし、メインカウンタ111及びアドレス制御回路112がデジタル回路である事を考慮すると、上記第2の調整点は第1の調整点と補間点とが隣接する期間をX（但し、Xは2のべき乗）等分したX-1点のうちの1点上に位置する事が望ましい。

【0025】

次に、図8を用いて、本発明に係る投射型テレビジョン受像機に用いられる、デジタルコンバーゼンス補正回路の第3の実施形態を説明する。図8に示すブロック図で、図1と同一の番号を有するものは図1と同じ動作をするものとし、その説明を省略する。この第3の実施形態で、図1の示した第1の実施形態と異なるところは、図1のLPF/AMP131~133に代えて、フィルタ係数が切り替え可能に構成された別のLPF/AMP831、832、833を設け、更に該LPF/AMP831、832、833のフィルタ係数を、メインカウンタ111の出力信号に応じて制御する係数制御回路を新たに設けたことにある。

【0026】

この第3の実施形態でも、上記第1及び第2の実施形態で説明した通り、例えば図2に示したように、第1の調整点及び補間点に加え、第2の調整点を用意することで表示画面左右端部におけるコンバーゼンスずれを解消するようにしている。このため上記第2の調整点付近のみ、他の部分と比較してコンバーゼンス補正データの出力密度が高くなる。このような場合、A/D変換器121、122、123の後部に接続されるLPF/AMP831、832、833のLPF部においては、上記第2の調整点付近における補正データのアナログ信号に対して信号の平滑化を行う場合と、上記以外の位置における補正データのアナログ信号に対して信号の平滑化を行う場合とで、LPFのフィルタ係数を変えたほうが好ましい場合がある。本実施形態では、係数制御回路861によって、メインカウ

ンタ 1 1 1 の値を参照し、補正データメモリ 1 1 3 が上記第 2 の調整点付近の補正データを出力しているか否かを判別することにより、上記 L P F / A M P 8 3 1、8 3 2、8 3 3 のフィルタ係数を制御するようにしている。例えば、補正データメモリ 1 1 3 が上記第 2 の調整点付近の補正データを出力している場合(すなわち、表示範囲両端近傍の補正データの密度が高い部分)は、フィルタ係数(フィルタの時定数)を小さくして L P F の応答速度を速め、それ以外の補正データを出力している場合(すなわち、表示範囲中央部やブランキング期間で、補正データの密度が低い部分)は、フィルタ係数を大きくしてフィルタの応答速度を遅くする。この結果、本実施形態のデジタルコンバーゼンス補正回路は、水平走査期間内の全域において良好な平滑動作を行うことができ、適切なコンバーゼンスの補正波形を得ることが可能となる。

【 0 0 2 7 】

また、図示しないが、L P F / A M P の L P F 部におけるフィルタ係数を制御する代わりに、上記第 1 の調整点同士が隣接する期間内及び上記補間点が隣接する期間内において、その近傍の補正データを用いた補間演算により生成したデータを、コンバーゼンスの補正データとして追加出力するようにしてもよい。これにより、上記第 2 の調整点付近と他の部分とで、補正データの出力密度をほぼ一定とすることができる。この場合も上記第 1 から第 3 の実施形態で説明した効果を同様に得る事が可能である。

【 0 0 2 8 】

上記の説明においては、水平走査周波数 $f_H = 33.75 \text{ kHz}$ 、垂直走査周波数 $f_V = 60 \text{ Hz}$ の高精細映像信号に対してコンバーゼンス補正処理を行う場合を例にして説明したが、水平走査周波数 $f_H = 15.75 \text{ kHz}$ 、垂直走査周波数 $f_V = 60 \text{ Hz}$ の N T S C 信号や、他のフォーマットを持つ映像信号に対するコンバーゼンス補正についても同様に実施できることは言うまでもない。当然ながら、この場合でも、上記説明したものと同様な効果を得ることができる。また、第 1 ～ 第 3 の実施形態では、第 1 の調整点と補間点との間に挿入する第 2 の調整点の数を、表示領域の左右端部で 1 個ずつ配置したが、要求される画面周辺部のコンバーゼンス補正精度に応じて、2 または 3 個と増やしても良い。

【0029】

【発明の効果】

本発明によれば、画面左右端部におけるコンバーゼンスの補正精度を向上することができる。また、それをメモリ容量の増加、及びコンバーゼンス補正データ調整時における手間の増加を抑えて実現できる。

【0030】

【図面の簡単な説明】

【図1】 本発明に係るデジタルコンバーゼンス補正回路の第1の実施形態を示すブロック図。

【図2】 本発明における水平走査期間内の補正点の配置形態を示す図

【図3】 補正データメモリ113内の、1水平走査期間分のメモリマップの1具体例を示す図。

【図4】 補正データメモリ113内のメモリマップの、第2の具体例を示す図

【図5】 アドレス制御回路112におけるメモリアクセス用のアドレス生成処理の1例を説明する図。

【図6】 本発明の第2の実施形態を説明するためのもので、図2に示したとは異なる補正点の配置形態を示す図

【図7】 アドレス制御回路112におけるメモリアクセス用のアドレス生成処理の、他の例を説明する図。

【図8】 本発明の第3の実施形態を説明するためのブロック図。

【図9】 NTSC信号に対してコンバーゼンスを行う場合の、水平走査期間内の補正点の配置形態を示す図。

【図10】 高精細映像信号に対してコンバーゼンスを行う場合の、水平走査期間内の補正点の配置形態を示す図。

【符号の説明】

101…水平同期信号入力端子、102…垂直同期信号入力端子、111…メインカウンタ、112…アドレス制御回路、113…補正データメモリ、121、122、123…D/A変換器、131、132、133…LPF/AMP、

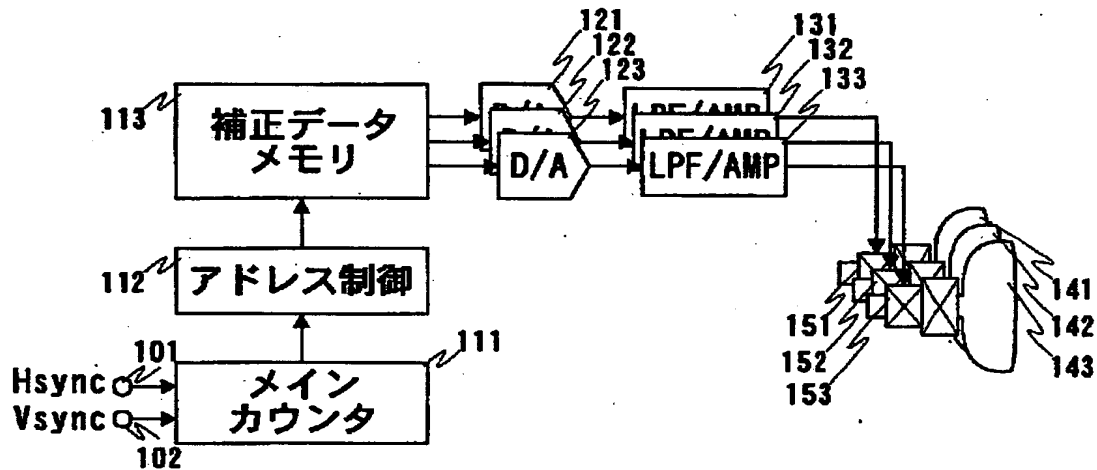
特2001-190591

141、142、143…投射管、151、152、153…CY。

【書類名】 図面

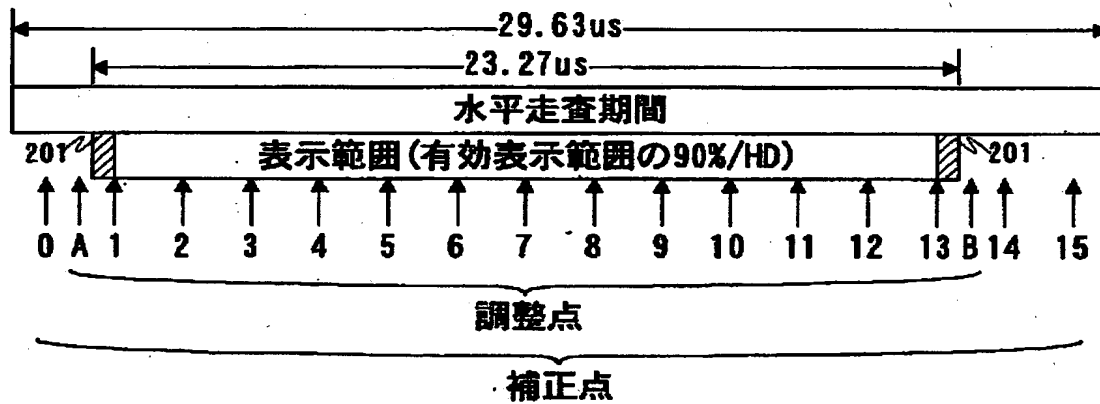
【図 1】

図 1



【図 2】

図 2



【図 3】

図 3

アドレス	補間点 0 のコンバーゼンス補正データ記憶領域
00h	
01h	第 2 の調整点 A のコンバーゼンス補正データ記憶領域
02h	第 1 の調整点 1 のコンバーゼンス補正データ記憶領域
03h	
04h	第 1 の調整点 2 のコンバーゼンス補正データ記憶領域
05h	
06h	第 1 の調整点 3 のコンバーゼンス補正データ記憶領域
07h	
08h	第 1 の調整点 4 のコンバーゼンス補正データ記憶領域
09h	
0Ah	第 1 の調整点 5 のコンバーゼンス補正データ記憶領域
0Bh	
0Ch	第 1 の調整点 6 のコンバーゼンス補正データ記憶領域
0Dh	
0Eh	第 1 の調整点 7 のコンバーゼンス補正データ記憶領域
0Fh	
10h	第 1 の調整点 8 のコンバーゼンス補正データ記憶領域
11h	
12h	第 1 の調整点 9 のコンバーゼンス補正データ記憶領域
13h	
14h	第 1 の調整点 1 0 のコンバーゼンス補正データ記憶領域
15h	
16h	第 1 の調整点 1 1 のコンバーゼンス補正データ記憶領域
17h	
18h	第 1 の調整点 1 2 のコンバーゼンス補正データ記憶領域
19h	
1Ah	第 1 の調整点 1 3 のコンバーゼンス補正データ記憶領域
1Bh	第 2 の調整点 B のコンバーゼンス補正データ記憶領域
1Ch	補間点 1 4 のコンバーゼンス補正データ記憶領域
1Dh	
1Eh	補間点 1 5 のコンバーゼンス補正データ記憶領域
1Fh	

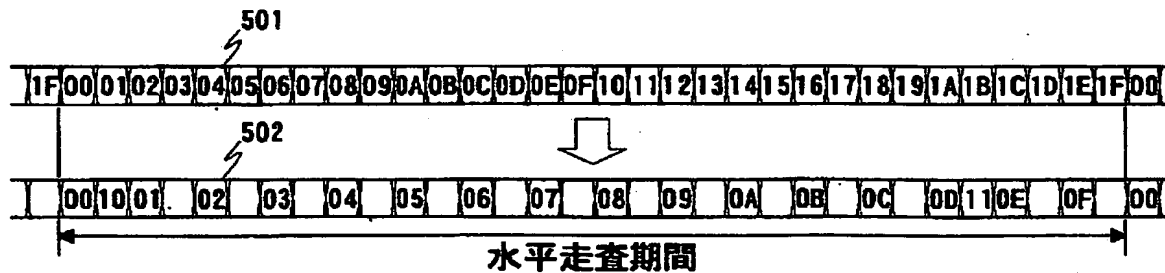
【図4】

図 4

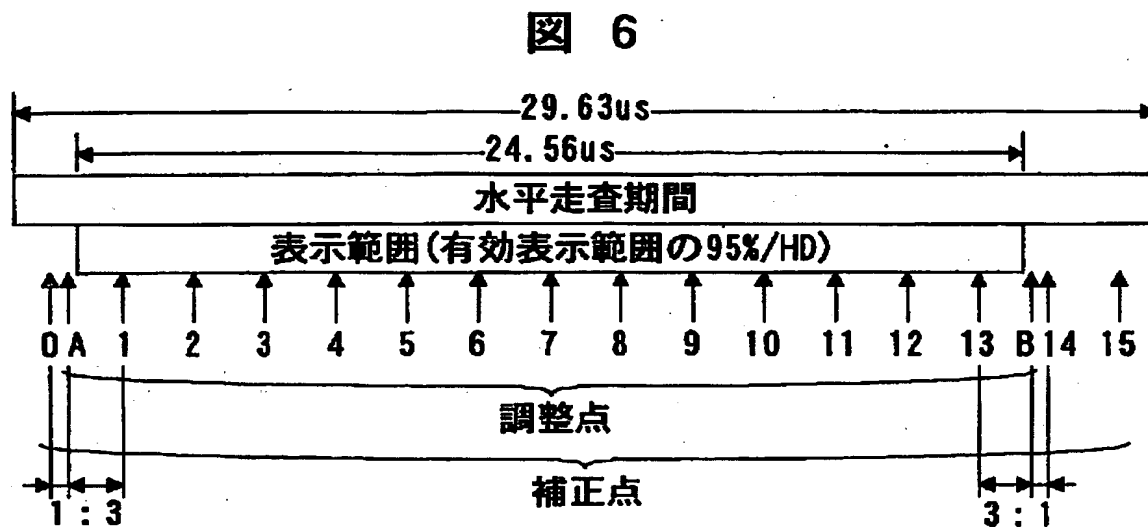
アドレス	補間点0のコンバーゼンス補正データ記憶領域
00h	第1の調整点1のコンバーゼンス補正データ記憶領域
01h	第1の調整点2のコンバーゼンス補正データ記憶領域
02h	第1の調整点3のコンバーゼンス補正データ記憶領域
03h	第1の調整点4のコンバーゼンス補正データ記憶領域
04h	第1の調整点5のコンバーゼンス補正データ記憶領域
05h	第1の調整点6のコンバーゼンス補正データ記憶領域
06h	第1の調整点7のコンバーゼンス補正データ記憶領域
07h	第1の調整点8のコンバーゼンス補正データ記憶領域
08h	第1の調整点9のコンバーゼンス補正データ記憶領域
09h	第1の調整点10のコンバーゼンス補正データ記憶領域
0Ah	第1の調整点11のコンバーゼンス補正データ記憶領域
0Bh	第1の調整点12のコンバーゼンス補正データ記憶領域
0Ch	第1の調整点13のコンバーゼンス補正データ記憶領域
0Dh	補間点14のコンバーゼンス補正データ記憶領域
0Eh	補間点15のコンバーゼンス補正データ記憶領域
0Fh	第2の調整点Aのコンバーゼンス補正データ記憶領域
10h	第2の調整点Bのコンバーゼンス補正データ記憶領域
11h	

【図5】

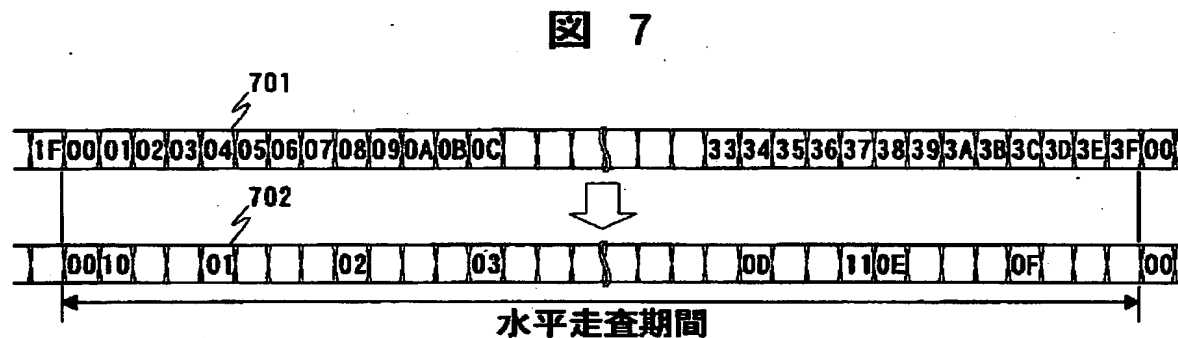
図 5



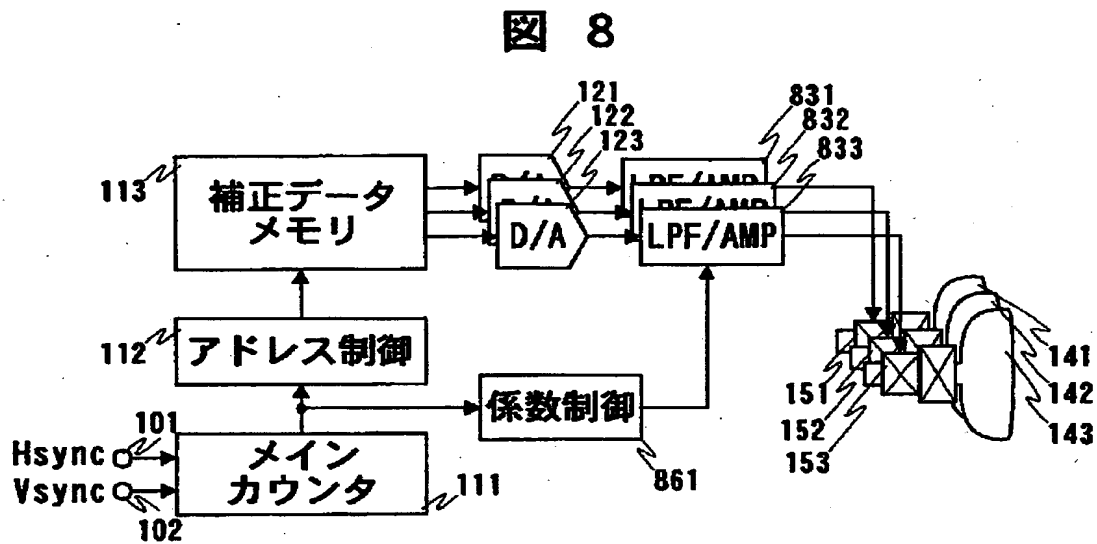
【図 6】



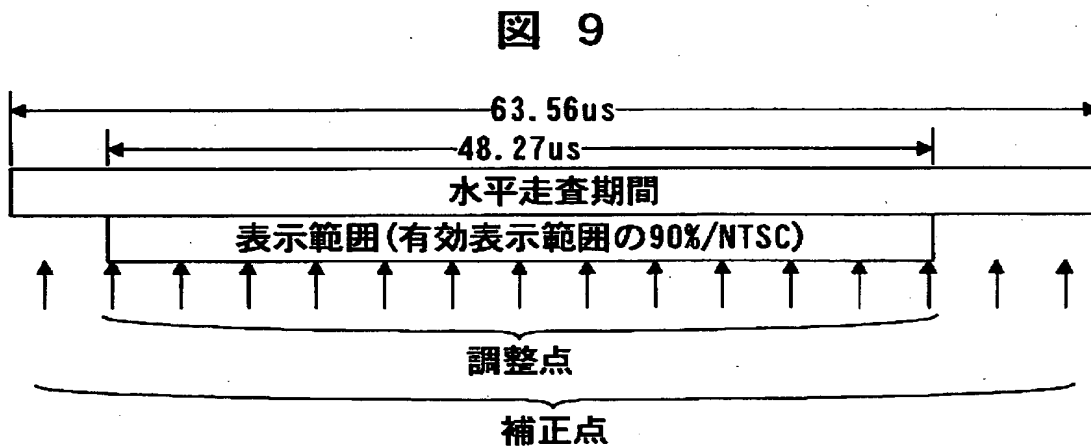
【図 7】



【図 8】

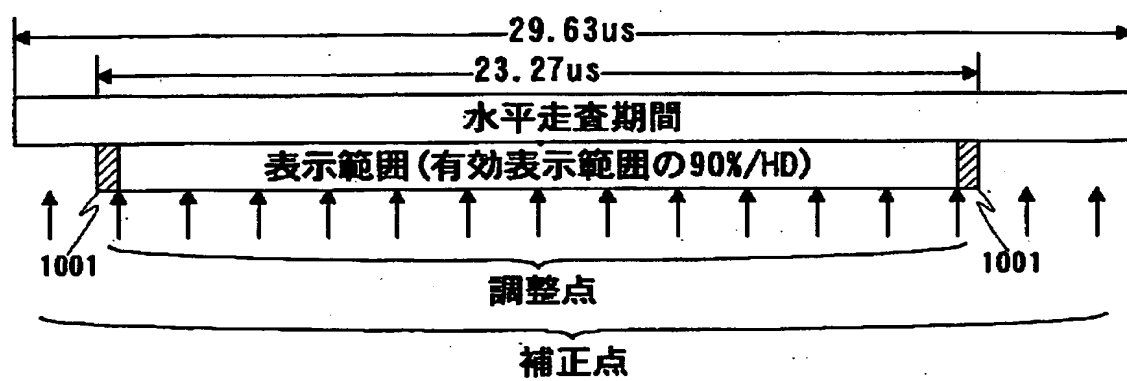


【図 9】



【図10】

図 10



【書類名】 要約書

【要約】

【課題】メモリ容量の増加、及びコンバーゼンス補正データ調整時における手間の増加を抑えつつ、表示画面の左右端部におけるコンバーゼンス補正精度を向上させる。

【解決手段】映像信号の一水平走査期間中に配置された複数の補正点に対応するコンバーゼンスの補正データを記憶し、該補正データを用いてコンバーゼンス補正を行うように構成された投射型テレビジョン受像機において、水平走査期間の表示範囲の端部近傍に配置された補正点同士の間隔を、表示範囲の中央部に配置された補正点同士の間隔よりも狭くした。

【選択図】 図 2

特2001-190591

認定・付加情報

特許出願の番号	特願2001-190591
受付番号	50100913207
書類名	特許願
担当官	第四担当上席 0093
作成日	平成13年 6月26日

<認定情報・付加情報>

【提出日】	平成13年 6月25日
-------	-------------

次頁無

特2001-190591

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台4丁目6番地
氏 名	株式会社日立製作所